

電磁干擾濾波器的運轉原理與設計步驟

標準檢驗局台南分局 課長 蕭水來

技士 洪飛良

技正 林昆平

前言

現今電機電子產品大多使用電子電路基板進行控制，由於控制基板採用大量非線性電子元件，不免產生雜訊電流，其中 150k~300MHz 頻段稱為高頻，120Hz ~ 3000Hz 頻段稱低頻，高頻雜訊電流波幅小，頻率高，低頻雜訊電流波幅大，頻率低，兩者均是透過電源線向供電系統傳導，過程中，雜訊電流流經阻抗處，會產生電壓降（國家標準 CNS 13783-1 稱電壓干擾），使得插在同一電源饋線其它電器，因此壓降引發倒灌的雜訊電流，造成電器誤動作、當機、甚至損壞；同時雜訊電流在四周產生磁場輻射（國家標準 CNS13783-1 稱功率干擾），對擺放附近電器內部耦合雜訊電流，干擾電器運轉。目前國際對電機電子產品電磁干擾（Electromagnetic Interference；EMI）日漸重視，並趨向整合 IEC (International Electrotechnical Commission) 國際規範作為標準，1996 年歐盟已對電機電子產品實施全國抗擾檢驗，這對以外銷為導向的台灣電子業而言，是不可忽視的問題，而這其中最重要的關鍵，便是電磁干擾防治對策之電磁干擾濾波器設計，故本文把重點擺在電磁干擾濾波器的運轉與設計上，首先介紹電磁干擾濾波器的電路模型與動作原理，其次淺談電磁干擾濾波器的設計步驟，最後以一實際案例，進行電磁干擾濾波器投入後的抑制成效探討，相信能使讀者對電機電子產品電磁干擾濾波器，有一番的了解。

1.電磁干擾濾波器電路模型及動作原理

圖 1 顯示其基本架構，主要由一組差模濾波器（抑制 150kHz 以下雜訊）及 一組共模濾波器（抑制 150kHz 以上雜訊）組合而成。目前國家標準 CNS13783-1 只管制 148.5kHz~300MHz 雜訊干擾，故像應用於小家電類的電磁干擾濾波器，通常只裝設共模濾波器，其動作原理主要利用電感遇高頻雜訊呈高阻抗斷路(式 1)，電容則呈低阻抗短路(式 2)，一方高山阻擋，一方低谷導流，配上電容與電感匹配形成共振頻率設計值，來吸收一些頻段特別嚴重干擾的雜訊電流，最後經由兩顆 Y 電容中間抽頭接地線，引至外面接地(如 3 PIN 插頭或直接鎖在牆上)，將雜訊電流洩放至大地，圖 2 顯示電磁干擾共模濾波器實體，主要由一組雙共模電容 C_y 及電感 L_y ，搭配一顆差模電容 C_x ，組合而成。現在假設產品內部產生向電源線 L 及 N 側傳導的雜訊電流源 I_{h1} 及 I_{h2} (設 $I_{h1} > I_{h2}$)，引用電路重疊原理，可將電路拆開，清楚描繪雜訊電流走向(圖 3 及圖 4)，兩電路再合成起來，即可標出電磁干擾濾波器吸收雜訊電流的途徑(圖 5)，其中兩個狀況，須特別討論。

[狀況一] 電磁干擾共模濾波器接地線，確實接地 (I 類及 0I 類電器)[12]

當雜訊電流傳導至電器電源線入口處，會被濾波器高阻抗電感 L_y 強力阻檔，使得大部份雜訊往低阻抗電容處流動，最後經由接地線洩放至大地（圖 5 標示 $I_{h1a}+I_{h2a}+I_{h1e}+I_{h2e}$ ），只有極少量雜訊電流越過電感，繼續朝外傳導（圖 5 $I_{h2f}+I_{h1d}$ 及 $I_{h1f}+I_{h2d}$ ）。

[狀況二] 電磁干擾共模濾波器接地線，沒接地（II 類電器）[12]

由於雜訊電流 $I_{h1a}+I_{h2a}+I_{h1e}+I_{h2e}$ 無法洩放至大地，出線口又有電感 L_y 強力阻檔，大部份雜訊電流會在低阻抗電容 C_x 、 C_y 間形成回流，只有少量雜訊電流越過電感，繼續朝外傳導。

$$X_L = 2\pi fL, \text{ if } f \rightarrow \infty, X_L \rightarrow \infty \quad (1)$$

$$X_C = \frac{1}{2\pi fc}, \text{ if } f \rightarrow \infty, X_C \rightarrow 0 \quad (2)$$

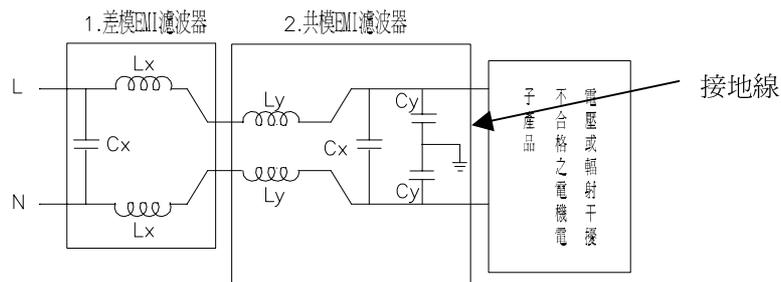


圖 1 電磁干擾濾波器基本電路架構

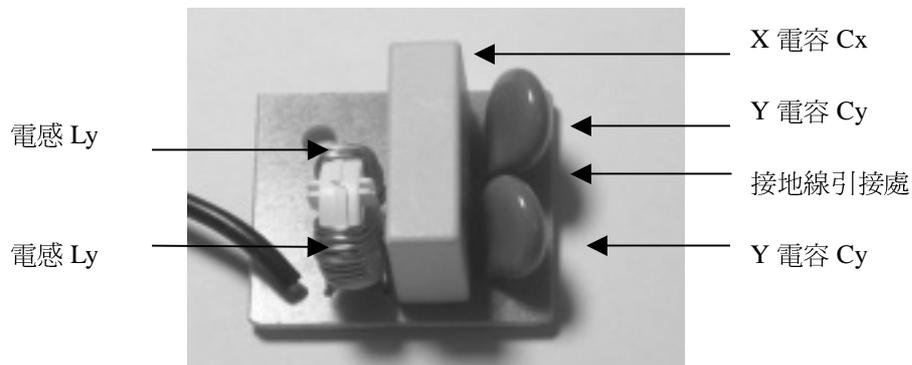


圖 2 常見安裝於小家電之電磁干擾濾波器實體

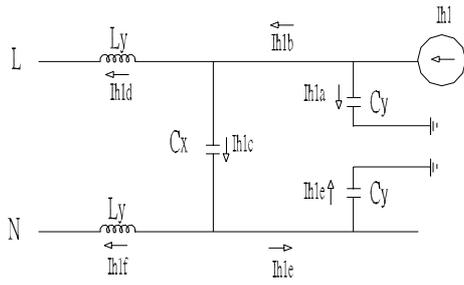


圖 3 向電源線 L 側傳導的雜訊電流

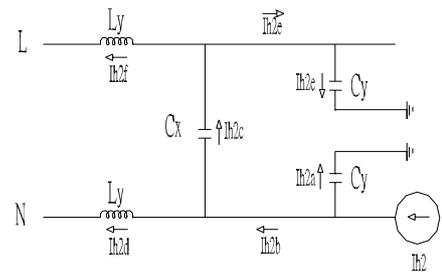


圖 4 向電源線 N 側傳導的雜訊電流

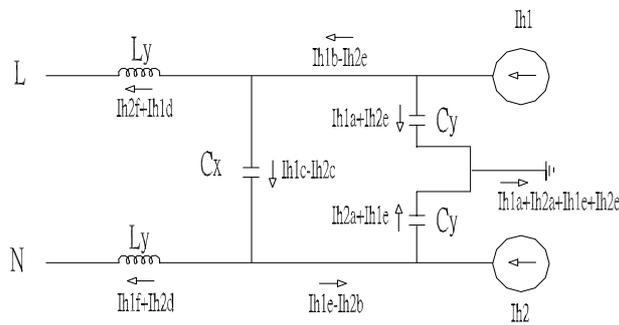


圖 5 向電源線 L 及 N 側傳導的雜訊電流走向

2. 電磁干擾濾波器的設計步驟

STEP1 量測並計算產品真正雜訊量

首先我們對電機電子產品產生的傳導性電壓雜訊干擾進行量測，量測如圖 6 所示，基本上每一頻率點，會測得兩種雜訊成份，分別為共模雜訊電壓(V_{cm})dB 及差模雜訊電壓(V_{dm})dB，這方面可藉由雜訊分離器進行量測，由於雜訊分離器內部電路結構，分離雜訊電壓之量測值，會比實際值高出 3dB，故量測值需再減掉 3dB，才是每一頻率點，真正電壓雜訊傳導干擾值。

$$(V_{cm_act})dB = (V_{cm})dB - 3dB \quad (3)$$

$$(V_{dm_act})dB = (V_{dm})dB - 3dB \quad (4)$$

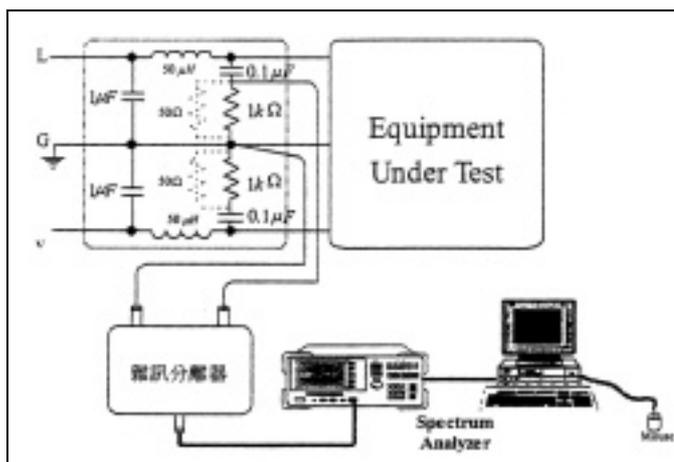


圖 6.電壓傳導干擾共模與差模雜訊量測

STEP2 計算產品每一頻率點的共模及差模雜訊改善量(又稱衰減量)

使其符合 CNS13783-1 第四節 148.5kHz~30MHz 電源端點干擾電壓限制值，茲就各頻率點定義：

(Vcm_filter)dB：共模雜訊改善量

(Vdm_filter)dB：差模雜訊改善量

(Vlimit)dB：CNS13783-1 電壓干擾限制值

則由下列兩式，可求各頻率點雜訊干擾衰減量(Vcm_filter)dB 及(Vdm_filter)dB

$$\begin{aligned} (\text{Vcm_act})\text{dB} - (\text{Vcm_filter})\text{dB} &\leq (\text{Vlimit})\text{dB} & (5) \\ (\text{已知}) & & (\text{已知}) \end{aligned}$$

$$\begin{aligned} (\text{Vdm_act})\text{dB} - (\text{Vdm_filter})\text{dB} &\leq (\text{Vlimit})\text{dB} & (6) \\ (\text{已知}) & & (\text{已知}) \end{aligned}$$

但共模雜訊和差模雜訊被電磁干擾濾波器衰減至限制值時，可能發生雜訊相位同相 0 度或反相 180 度電角，這將使得電源線 L 及 N 側之各頻率點雜訊量上升 6dB，為了避開此現象，衰減量尚須考慮加上 6dB，故先將(式 3)及(式 4)代入(式 5)及(式 6)，再分別加上 6dB，即可改寫成(式 7)及(式 8)

$$\begin{aligned} (\text{Vcm_filter})\text{dB} &= (\text{Vcm_act})\text{dB} - (\text{Vlimit})\text{dB} \\ &= (\text{Vcm})\text{dB} - (\text{Vlimit})\text{dB} + 3\text{dB} & (7) \end{aligned}$$

$$\begin{aligned}
 (V_{dm_filter})_{dB} &= (V_{dm_act})_{dB} - (V_{limit})_{dB} \\
 &= (V_{dm})_{dB} - (V_{limit})_{dB} + 3dB
 \end{aligned}
 \tag{8}$$

STEP3 設計 EMI 濾波器架構

將改善共模雜訊的共模濾波器(組成元件 L_y 、 C_y)及差模雜訊的差模濾波器(組成元件 L_x 、 C_x)，組成一混合式濾波器組，即可濾除共模雜訊及差模雜訊，達成抑制 EMI 的目的，其架構如圖 1 所示。

STEP4 如何決定 (L_y 、 C_y) 及 (L_x 、 C_x) 值

(1)依 STEP2 所求得各頻率點與其對應共模雜訊改善量(V_{cm_filter})dB，在半對數圖上作共模雜訊曲線，其中 X 軸為各點頻率，Y 軸為衰減量，如圖 7 所示。

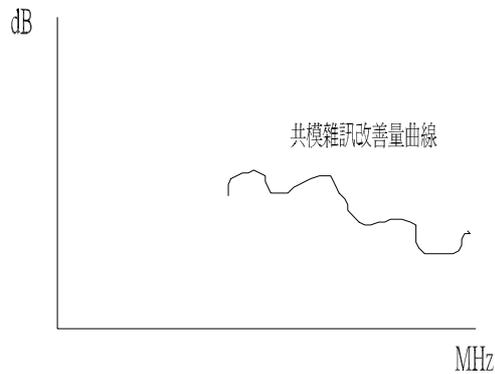


圖 7 共模雜訊改善量半對數圖

(2)在半對數圖上作一 40dB/dec 之斜線(圖 8)

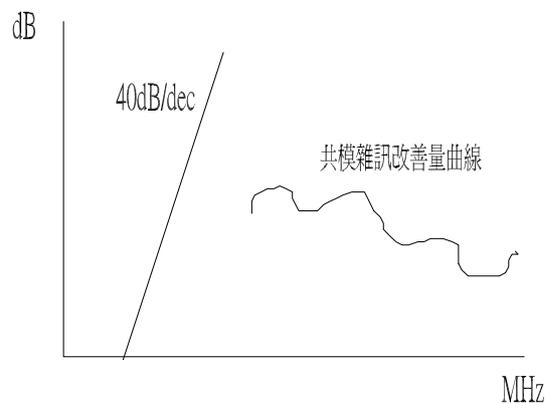


圖 8 40dB/dec 之斜線

(3)將此斜線往右移動，直到切到共模雜訊衰減曲線，且曲線需完全位於此斜線下方，此時斜線會與橫軸交相於一點，此交點，即為共模濾波器的共振點 f_{cm} (圖 9)

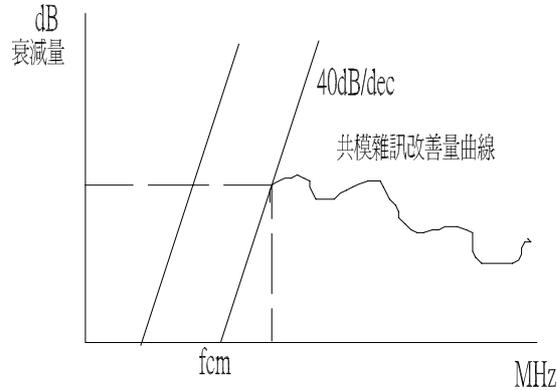


圖 9 共模雜訊濾波器的共振點

(4)同理重覆(1)~(3)，可找到差模濾波器的共振點 f_{dm} 值

(5)先以市售麥拉電容規格決定電容 C_y 及 C_x ，則電感值 L_y 與 L_x ，可由(式 9)及(式 10)求得，到此傳導性 EMI 濾波器設計完成

$$L_y = \left(\frac{1}{2 \pi f_{cm}} \right)^2 \times \frac{1}{2 C_y} \quad (9)$$

$$L_x = \left(\frac{1}{2 \pi f_{dm}} \right)^2 \times \frac{1}{2 C_x} \quad (10)$$

(6)將濾波器設計值建議給電機電子產品量測不合格之廠商，進行產品改善

3.電磁干擾濾波器對電器高低頻雜訊的抑制成效[10]~[11]

電磁干擾濾波器基本上是針對高頻雜訊干擾，進行設計。圖 10 顯示筆者正對一台果汁機進行電壓干擾測試，表 1 及表 2 是改善前後電壓干擾量測曲線，加裝共模濾波器後，干擾曲線降至標準值下方(標準值為背景直線)。另對 11 點超出限制值之頻率點進行掃瞄，表 5 顯示改善前後，電壓傳導干擾準峰值 QP(Quasi-Peak)及平均值 AV(Average)有明顯落差，也就是說，不加裝電磁干擾濾波器，家用果汁機幾乎是不合格。另外電磁干擾濾波器對低頻諧波，到底有沒有抑制成效？使用諧波分析儀進行瞬時取樣，可發現

加不加電磁干擾濾波器，低頻諧波電流均會造成電源失真 30%左右，表 3 及表 4 說明了"無效"。至於低頻諧波抑制標準，規定在 IEC 1000-3-2，抑制策略為被動型或主動型濾波器設計。



圖 10 家用果汁機電壓傳導干擾測試

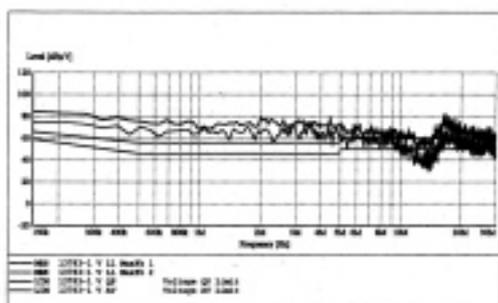


表 1 果汁機未加裝電磁干擾濾波器前
(電壓傳導干擾 dB μ V 值)

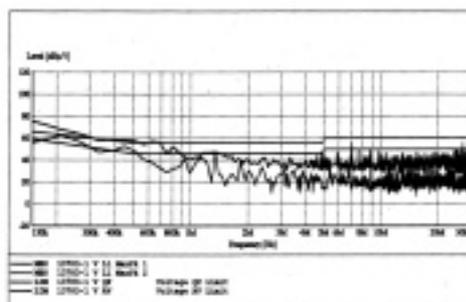


表 2 果汁機加裝電磁干擾濾波器後
(電壓傳導干擾 dB μ V 值)

trie: '04-02-04 11:00:21

* HARM *		RMS		CH2		VALUE	
N	freq: 60.3Hz	N	N	N	N	N	A
1	1.08	A11	0.04	A21	0.03	A31	0.01
2	0.01	A12	0.02	A22	0.00	A32	0.00
3	0.15	A13	0.01	A23	0.01	A33	0.01
4	0.10	A14	0.02	A24	0.00	A34	0.01
5	0.11	A15	0.03	A25	0.00	A35	0.00
6	0.07	A16	0.11	A26	0.00	A36	0.00
7	0.06	A17	0.01	A27	0.01	A37	0.00
8	0.11	A18	0.04	A28	0.00	A38	0.01
9	0.15	A19	0.01	A29	0.01	A39	0.01
10	0.05	A20	0.02	A30	0.00	A40	0.00
I-RMS		THD-F	THD-R				
1.14 A		31.34%	29.88%				

表 3 果汁機未加裝電磁干擾濾波器前
(低頻雜訊電流及其總失真)

trie: '04-02-04 17:18:56

* HARM *		RMS		CH2		VALUE	
N	freq: 60.0Hz	N	N	N	N	N	A
1	1.04	A11	0.00	A21	0.00	A31	0.00
2	0.01	A12	0.06	A22	0.02	A32	0.00
3	0.23	A13	0.00	A23	0.00	A33	0.00
4	0.00	A14	0.02	A24	0.01	A34	0.01
5	0.02	A15	0.00	A25	0.00	A35	0.00
6	0.10	A16	0.02	A26	0.00	A36	0.00
7	0.00	A17	0.05	A27	0.00	A37	0.01
8	0.12	A18	0.04	A28	0.00	A38	0.00
9	0.04	A19	0.00	A29	0.00	A39	0.00
10	0.10	A20	0.00	A30	0.00	A40	0.01
I-RMS		THD-F	THD-R				
1.08 A		30.40%	29.08%				

表 4 果汁機加裝電磁干擾濾波器後
(低頻雜訊電流及其總失真)

狀況	未加裝 電磁干擾濾波器		加裝 電磁干擾濾波器		CNS13783-1 抑制標準	
	QP (dB μ V)	AV (dB μ V)	QP (dB μ V)	AV (dB μ V)	QP (dB μ V)	AV (dB μ V)
0.151MHz	78.9	66	48.9	36.8	65.94	58.93
0.219MHz	77.1	63.1	40.7	29.1	62.86	54.91
0.496MHz	70.9	56.1	31.5	17.7	56.07	46.09
1.019MHz	66.3	50.7	25.6	10.9	56	46
1.318MHz	66.6	50.4	23	8.5	56	46
1.939MHz	68.4	51	23.3	7.1	56	46
3.773MHz	65.4	54.6	22.2	4.4	56	46
6.572MHz	57.4	44.2	20.8	3.1	60	50
9.849MHz	55.4	36.1	21.8	2.3	60	50
20.04MHz	63.5	42.2	22.4	2.5	60	50
29.453MHz	53.2	34.5	20.3	2.5	60	50

表 5 電壓干擾準峰值 QP 及平均值 AV 覆測數據 (dB μ V 值)

4 結論

本文以電流源電路模型，闡釋高低頻雜訊電流傳導過程，也以一果汁機實際案例，測試電磁干擾濾波器的抑制成效，順便探討其對低頻諧波的效果，實驗顯示「電磁干擾濾波器只對高頻雜訊有效，對低頻無效」。另外，電磁干擾濾波器之電容值或電感值，若取越大，對雜訊衰減能力越強，但相對地，成本高、體積大，也不一定適合安裝於電器內部，如何在成本與抑制成效上，選擇最佳的電容電感元件，是一個值得再研究的重點。目前各國爲了保護國內產業，在不能提升關稅政策下，往往制定管制工業管制標準來形成非關稅貿易障礙，以達到實質的保護；但從另一觀點來看，電磁干擾管制使消費者購得更佳品質的電機電子產品，不也是好事一樁。

參考文獻

1. 陳佐鎮 著，”電磁相容檢驗-21 世紀檢驗科技新課題”，第 41 期標準與檢驗月刊，Sep 1998。
2. 林能中 著，”電磁相容管理現況與未來發展”，第 35 期標準與檢驗月刊，Nov 2001。
3. 劉秉沅 著，”汽機車之電磁干擾測試”，第 7 期標準與檢驗月刊，Jul 1998。
4. 羅有綱、羅天賜 著，”電腦輔助電磁干擾雜訊量測與濾波器設計”，電力電子技術雙月刊，Jue,2000。
5. 張嘉男 著，”具功因矯正單相切換式整流器之電磁干擾濾波器研究”，中華民國第 19

屆電力工程研討會，P734~P738。

6. 史富元 著，”切換式電源供應器之雜訊分析與 EMI 濾波器設計”，台大電機所博士論文，Jue，1995。
7. 朱益杉 著，”功因矯正電路之雜訊分析與 EMI 濾波器設計”，台大電機所碩士論文，Jue，1997。
8. 向性一 著，”濾除超高頻電磁干擾雜訊濾波器”，美磊科技研發部技術文章。
9. 何子儀 著，”NC 車床電磁干擾濾波器設計與製作”，EMC Taiwan 2000 論文集。
10. 李世興 著，"常見雜訊測試與對策"，全華書局。
11. CNS 3765 C4125，"家用和類似用途電器產品的安全 第 1 部：通則"。
12. 備註：

0I 類電器的定義：

電器有全面的基本絕緣並提供接地端，但電源線中沒有接地導體，附加之插頭亦無接地極。

I 類電器的定義：

電器對防止電擊之保護，不僅只靠基本絕緣，尚有其他的預防措施，此措施為「對可觸及之導體部分，連接至電源線的接地線，使得基本絕緣破壞時，可觸及之導體部分不會變成帶電體」。

備考：本條款規定，包含電源線的保護導體。

II 類電器的定義：

電器對防止電擊的保護不僅只靠基本絕緣，尚有其它預防措施，諸如雙重絕緣或強化絕緣等等，並不靠接地或安裝條件來保護。

備考：1. 此電器可為下列幾種型式之一：

(a) 電器有堅固耐用的絕緣材質外殼，它除了如銘板、螺絲、鉚釘等小零件以強化絕緣與帶電體隔離外，外殼需包覆所有金屬零件，此類電器稱為絕緣外殼 II 類電器。

(b) 電器具有以雙重絕緣或強化絕緣與帶電體隔離的堅固金屬外殼者，此類電器稱為金屬外殼 II 類電器。

(c) 電器由型式(a)及型式(b)結合之型式

2. 絕緣外殼 II 類電器之外殼可為補充絕緣或強化絕緣之一部份或全部。

3. 電器具有雙重絕緣或全部為強化絕緣並有接地，將被視為 I 或 0I 類之電器。