

# 淺談新一代顯示介面：Display Port (DP) 及DP2.0 over USB4 Type-C新趨勢

王明勇／標準檢驗局臺南分局技士

## 一、現行顯示器介面的發展歷史

目前顯示器常用介面有VGA、DVI及HDMI，由於VGA是類比訊號易受雜訊干擾，且經過ADC（Analog Digital Converter）取樣數位化後會有失真的問題，故畫面品質較差。相反的，DVI及HDMI是數位訊號不受雜訊干擾，也無ADC的失真問題，故畫面品質較佳。相關原理如下說明：

### （一）早期類比介面：VGA

VGA接頭共有Vs（垂直同步），Hs（水平同步），介於0 ~ 0.7 V的R（紅）、G（綠）、B（藍）類比訊號，經ADC將RGB類比訊號轉換成6 bits或8 bits的R[7:0]、G[7:0]及B[7:0]數位影像訊號、DE（Data Enable）資料致能訊號及pixel clock（畫素時脈），如圖1所示。

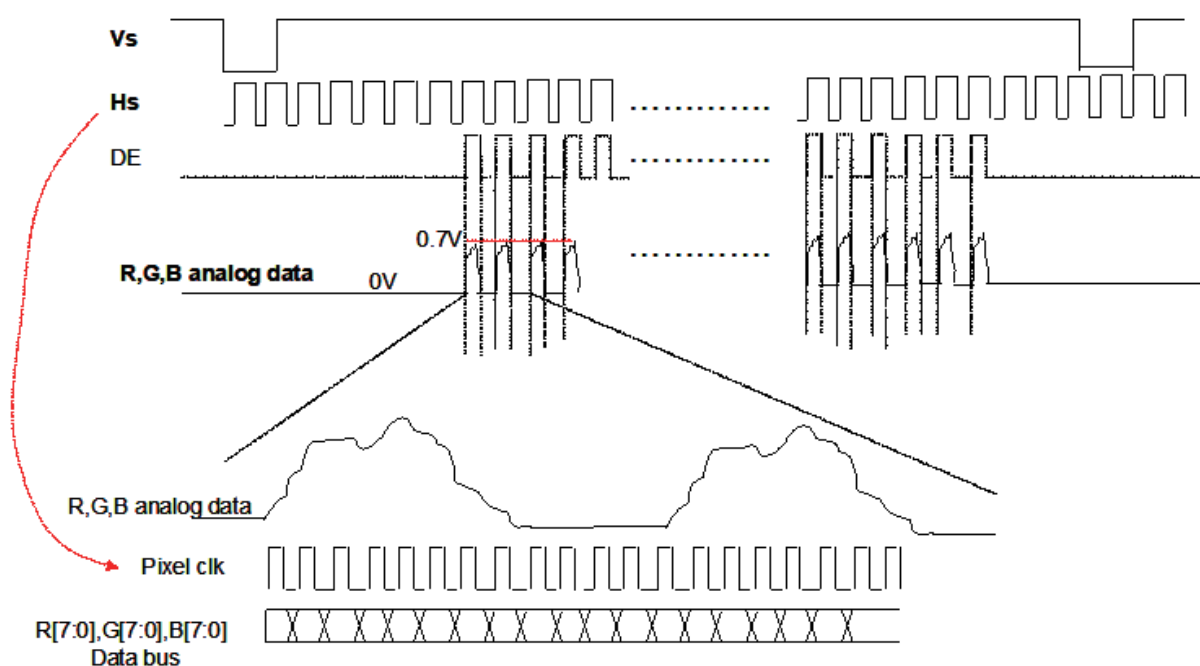


圖1 類比介面VGA的波形

(二) 後期數位介面：DVI (digital video interface)、HDMI (High definition multimedia interface)

DVI和HDMI都是數位介面，且都以TMDS (Transition Minimized Differential Signaling) 為傳輸協定，兩者主要差異為，DVI只能傳輸影像，而HDMI能同時傳輸影像及聲音。

1. DVI：

如圖2所示，DVI是以TMDS協定傳送。TMDS使用3對或6對differential signal及1對differential clock，將6 bits或8 bits的R[7:0]、G[7:0]及B[7:0]資料及Vs、Hs及DE等控制訊號編碼為10 bit來傳送，單一通道之操作頻率為25~165 MHz。

2. HDMI：

如圖3所示，HDMI也是基於TMDS

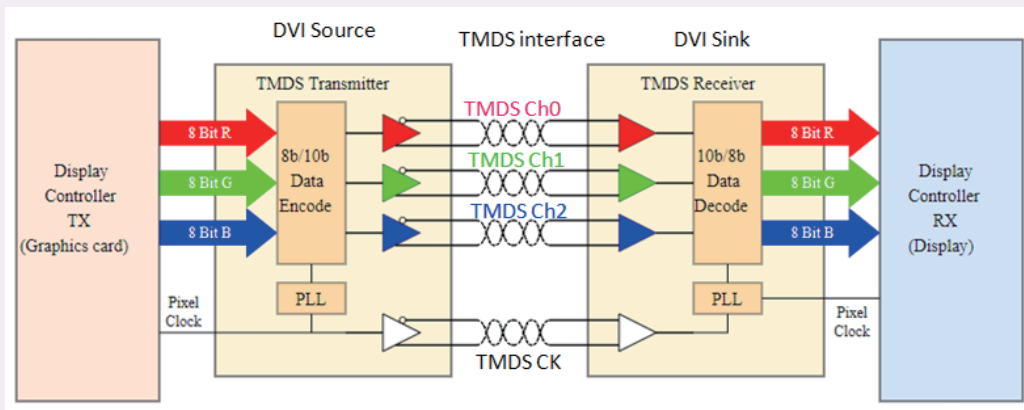


圖2 數位介面DVI的傳輸架構及波形[1]

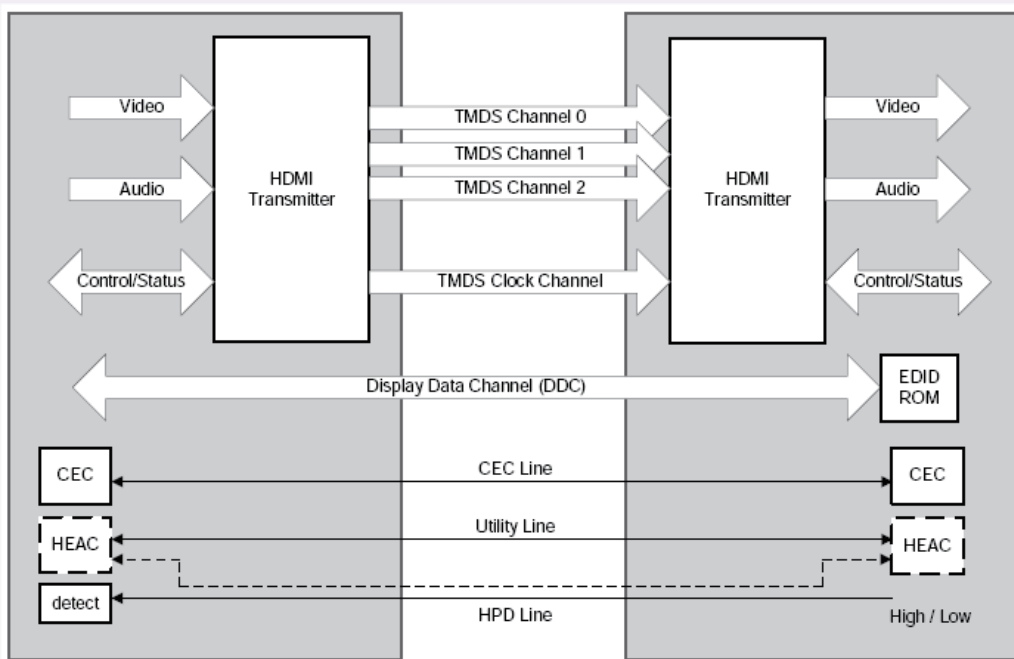


圖3 數位介面HDMI的傳輸架構及波形[2]

架構，用來傳輸影像以及聲音資料的介面。

- (1) 在影像方面：可傳輸編碼過的 RGB，YCbCr 4：4：4或YCbCr 4：2：2資料，最多每個pixel 24 bit資料。
- (2) 在聲音方面：最高資料率192 kHz，可傳送聲音以IEC 60958標準，32 kHz，44.1 kHz或48 kHz的取樣編碼的未經壓縮立體聲，或者以IEC 61937壓縮的3~8聲道音效。

## 二、新一代顯示器介面DP (display port)

### (一) DP用途、特性、優勢及標準現況

DP (Display Port) 是由視訊電子

標準協會 (Video Electronics Standards Association, VESA) 於2006年開始制定的數位視訊介面標準，DP的傳輸架構如圖4所示，相關版本演進及最新版本DP2.0參見表4所示。DP為開放且免授權金，主要用於電腦、螢幕及影音資訊設備，未來有機會取代VGA、DVI，甚至HDMI。

那麼既然已經有HDMI可以同時傳輸聲音及影像，那為何又需要DP？主要有下列原因：

1. 相較於HDMI、DVI採用3對differential data Signals傳輸資料（高速時為6對）及1對獨立的differential clock Signals做為同步clock，但在DP中Main Link只需要1對Differential Signals（高速時為4對）就可以同時傳輸data與clock。
2. HDMI與DP最主要的差異在於：DP沒

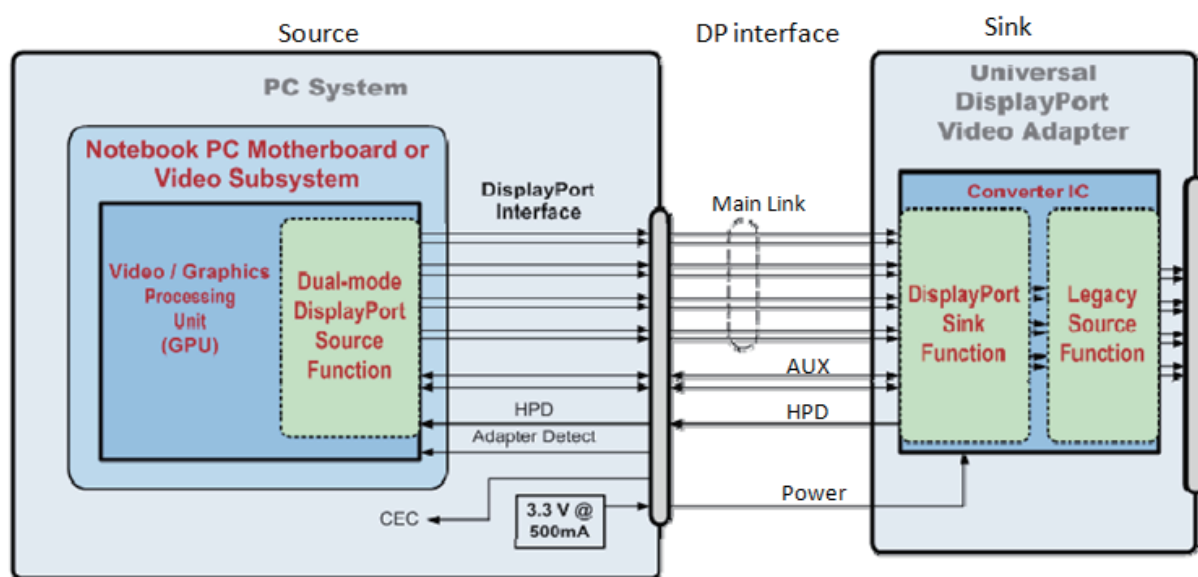


圖4 數位介面Display Port (DP) 的傳輸架構[3]

有獨立的differential clock pairs且DP傳輸資料是打散的，因此DP的電磁干擾（EMI）較低。

3. DP的傳輸速率為固定，不會因畫素速率（Pixel Rate）改變DP的傳輸速率，故EMI抑制較易設計。例如DP採用pseudo random code及spread-spectrum clock（SSC）技術來抑制EMI。
4. DP提供144 Hz、240 Hz的電競高畫質

需求：HMDI 2.1最高只支援到8 K 60 Hz，而DP2.0頻寬可支援到16 K 60 Hz或8 K 120 Hz的影像傳輸。

### （二）DP實體層及資料傳輸格式

DP的實體層如圖5、表1及表2所示，分別為Main Link（lane0，lane1，lane2，lane3）、AUX Channel、HPD（Hot Plug Detection Signal Pin）及電源供應。說明如下：

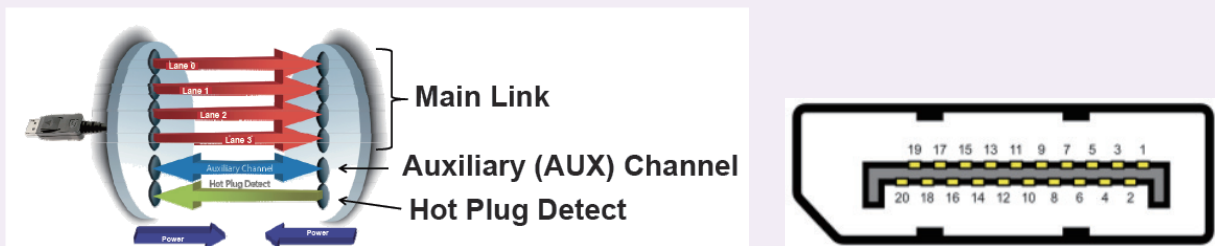


圖5 DP的接頭、實體層架構圖及腳位圖[3][4]

表1 DP實體層訊號種類及特性

		線數目	訊號種類
Main link	單向（由source to sink）	4對8條（Lane0~3）	Different signal
AUX	雙向	1對2條	Different signal
HPD	單向（由sink to source）	1條	Control signal
電源供應	單向（由source to sink）	1條	Power line

表2 DP的腳位定義及功能

腳位	名稱	功能	腳位	名稱	功能
1	ML_Lane 0（p）	通道0差動信號正端	11	GND	接地
2	GND	接地	12	ML_Lane 3（n）	通道3差動信號負端
3	ML_Lane 0（n）	通道0差動信號負端	13	GND	接地
4	ML_Lane 1（p）	通道1差動信號正端	14	GND	接地
5	GND	接地	15	AUX_CH（p）	輔助通道差動信號正端
6	ML_Lane 1（n）	通道1差動信號負端	16	GND	接地

腳位	名稱	功能	腳位	名稱	功能
7	ML_Lane 2 (p)	通道2差動信號正端	17	AUX_CH (n)	輔助通道差動信號負端
8	GND	接地	18	Hot Plug detect	熱插拔偵測
9	ML_Lane 2 (n)	通道2差動信號負端	19	DP_PWR Return	接頭電源回覆
10	ML_Lane 3 (p)	通道3差動信號正端	20	DP_PWR	接頭電源

表3 DP定義不同lanes及定義三種不同傳輸速率（以DP1.2為計算範例）

Main link使用 lane數目	最大傳輸速率：DP定義單lane的三種不同原始傳輸速率（Raw bit rate） （包含coding overhead）	真正的資料傳輸速率（Application Bandwidth Throughput）=最大傳輸速率－8 b/10 b數據傳輸開銷
	（Gbps/lane）	（Gbps/lane）
1 lane	1.62, 2.7, 5.4	1.296, 2.16, 4.32
2 lanes	3.24, 5.4, 10.8	2.592, 4.32, 8.64
4 lanes	6.48, 10.8, 21.6	5.184, 8.64, 17.28

### 1. Main Link：傳輸資料

(1) Main Link包含4條主要通道（lane），利用4對Differential Signals傳輸影像資料，DP使用者或製造者，依資料傳輸量，可選擇使用1條、2條或4條通道。

(2) 如表3所示，DP定義三種不同傳輸速率，每一條通道皆可選擇使用1.62 Gps、2.7 Gbps或5.4 Gbps傳輸。

(3) 資料編碼方式：DP1.4採8 b/10 b編碼與USB、PCI Express（PCIe）、SATA等編碼方式相同。由於DP運用8 b/10 b編碼，編碼後佔掉一些傳輸開銷，以4 lanes為例，真正的資料傳輸速率

為=（5.4 Gbps/lane）x（4 lanes）  
x（8/10）=17.28 Gbps。

### 2. AUX Channel（Auxiliary channel輔助通道）

AUX是一對獨立、雙向性的差動訊號，傳輸速率約1 Mbps。AUX的功能是傳輸設定與控制指令，例如：

(1) 位於DP接收端（Rx）延伸顯示能力識別資訊（EDID）的讀取：EEPROM中存放EDID的格式，包括顯示器的解析度、製造商名稱與序號。

(2) 位於DP接收端（Rx）DPCD（Display Port Configuration Data）暫存器的讀取：增強連接過程通道可靠度。

- (3) 顯示器的控制信號：例如背光板 ON/OFF、產生PWM控制亮度。
- (4) 建立正式傳送資料前的連接與交握：DP傳送端 (Tx) 與DP接收端 (Rx) 在正式傳送資料前的連結過程設定，以增加傳輸通道的最佳化可靠度、降低資料錯誤、對不同傳輸實體層纜線因材料、長度、PCB走線所造成的電性差異做補償。例如：Tx端調整4個不同的電壓擺動振幅、4個Pre-emphasis的機制，以調整到接收端理想的位準。

### 3. HPD (hot plug detection：熱插拔)

當pin 18 HPD的訊號為“High或3.3

V”則表示sink端是存在的，當HPD的訊號為“Low或0 V”且大於2 msec則表示sink端是拔除的，藉此達到熱插拔偵測功能。

### 4. 電源供應及充電

DP傳送端 (Tx) 目前提供3.3 V, 500 mA, 1.5 W電源功率給接收端 (Rx)，未來則可能提供更高功率。

## (三) DP版本演進及特性比較

DP版本及頻寬特性如表4所示，此外DP2.0下列特性值得留意：

1. DP2.0支援USB (Universal Serial Bus) Type-C。
2. Thunderbolt 3與USB Type-C之關係：Thunderbolt 3是2015年6月Intel發

表4 DP版本演進及特性

版本	制定 (年)	每個lane bandwidth	Max Link Bandwidth (Raw Bandwidth) (4 lanes)	Max Payload Bandwidth (Effective Bandwidth) (4 lanes)	Link Efficiency
DP1.0	2006	2.7 Gbps (HBR1)	10.8 Gbps	8.64 Gbps	80 %
DP1.1a	2008	2.7 Gbps (HBR1)	10.8 Gbps	8.64 Gbps	80 %
DP1.2	2009	5.4 Gbps (HBR2)	21.6 Gbps	17.28 Gbps	80 %
DP1.4	2016	8.1 Gbps (HBR3)	32.4 Gbps	25.92 Gbps	80 %
DP2.0	2019	20 Gbps (UHBR20)	80 Gbps	77.37 Gbps	97 %

$$\text{Link Efficiency} = \frac{\text{Max Payload Bandwidth}}{\text{Link Bandwidth}}$$



表，是在USB3.1 Type-C的接頭上推出的數據傳輸標準，故Thunderbolt 3均為USB Type-C的接頭，支援Thunderbolt 3的接頭具有「閃電」符號。USB3.1最高傳輸速率為10 Gbps，而Thunderbolt 3可以達40 Gbps。

### 三、DP2.0 over USB4 Type-C

隨著cloud technology、IoT、C-V2X、smart phone及5G的發展，資料或影音資料傳輸介面對於資料傳輸率的要求也愈來愈高。USB的版次本文不予說明，而最近的版次是2017年USB3.2傳輸速率20 Gbps及2019年9月發表的USB4傳輸速率40 Gbps。

若只是單純在原本DP接頭下發表DP2.0標準並不令人意外，因為標準本身都會致力於不斷提升，但當USB-IF（USB Implementers Forum USB）提出USB4 Type-C支援DP2.0，這就相當令人驚豔，且將對資訊產業及消費者產生

重大影響。亦即ICT資通訊產品的I/O介面，例如VGA、DVI、HDMI、DP等，以後可能有機會被USB4 Type-C取代，一條USB4 Type-C的傳輸線就能暢行無阻，且產品I/O介面變得很精簡乾淨。

#### （一）USB4主要特色

1. USB4在機構上，也就是輸出/輸入的介面接口，只支援Type-C：也就是一種介面就可連接各種資訊影音產品，同時傳輸影音、資料、電源。
2. USB4傳輸頻寬增加：USB4最高傳輸頻寬比USB3.2高出一倍，可支援8K 60 Hz影像輸出。
3. USB 4支援及相容多種傳輸標準：支援Thunderbolt 3、DP2.0影像傳輸、PCIe資料傳輸及USB-PD電力傳輸100 W 充電，且向下相容USB2.0、USB 3.2。

#### （二）USB Type-C接腳定義

Type-C共有24根接腳，採左上與

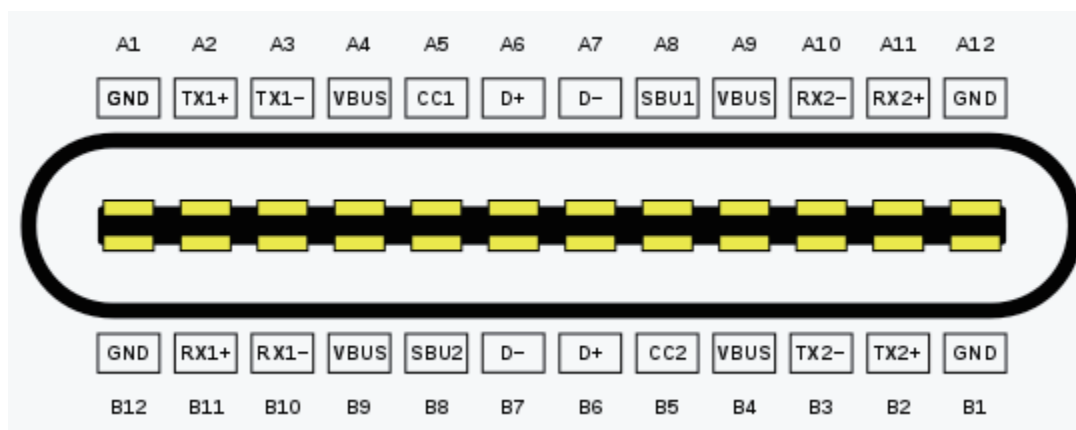


圖6 USB Type-C腳位圖定義[5]

右下對稱，以解決任一方向均可插入的方向性問題。Type-C 腳位中包含了5對差動訊號，用來傳輸高速資料，說明如下：

1. D+ / D-訊號：1對差動訊號，用來傳輸USB2.0資料。
2. 高速通道1 (Tx1+、Tx1-、Rx1+、Rx1-) 及高速通道2 (Tx2+、Tx2-、Rx2+、Rx2-)：4對差動訊號，用來傳輸USB4資料。
3. GND：接地。
4. VBUS：USB供電電源，CC1/CC2接上，VBUS才供電。USB PD (Power Delivery) 基於安全上考量，現行維持提供20 V/5 A 100 W電源傳輸功率。然而在2021年5月26日 USB-IF公佈最新的USB Type-C 2.1接口標準，在EPR擴展功率範圍 (Extended Power Range) 下，充電功率最高可達240 W，意味

著以後各種資訊產品 (例如筆電、顯示器) 可多一種選擇，使用USB Type-C 2.1做為供電來源，而擺脫傳統Adapter變壓器作為供電模式。

5. CC1 / CC2 (Configuration Channel)：組態通道，用以管理Master及Slave兩端之間的控制溝通。例如：偵測cable是否接上、正插或反插識別、偵測DFP (Downstream Facing Port) 及UFP (Upstream Facing Port)。
6. SBU1 / SBU2：傳輸輔助控制信號，在DP Alt mode時，利用SBU1 / SBU2接腳來傳輸DP的AUX+、AUX-差動訊號。

### (三) 透過USB-IF在USB4 Type-C中定義DP Alt Mode來實現DP2.0 Over USB4 Type-C，在影音介面及使用上帶來關鍵性的影響

如圖7所示，USB-IF在USB4 Type-C

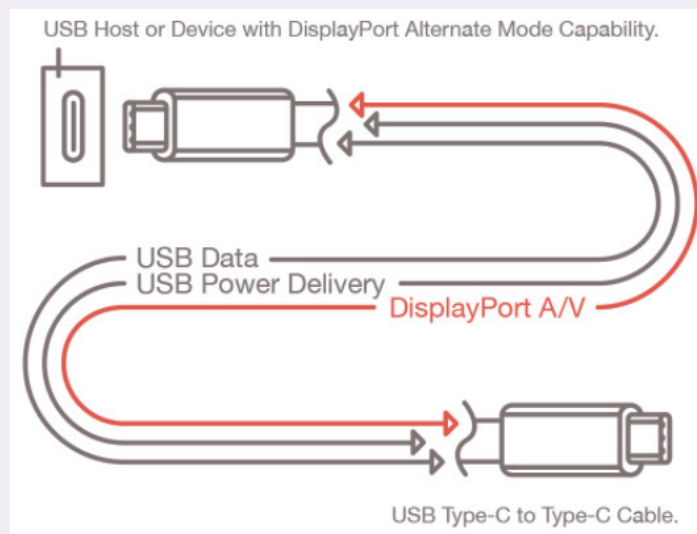


圖7 USB-IF USB4 Type-C中定義DP Alt Mode來實現DP2.0 Over USB4 Type-C架構[6]



中定義DP Alt Mode，並於2020年4月發布DP Alt Mode 2.0，使得DP2.0 Over USB4 Type-C可以實現。「DP Alt Mode」在USB Type-C的動作原理說明如下。

1. 使用USB Type-C傳輸2 lanes DP、USB3.1、USB2.0及電源

圖8為此種模式下的傳輸架構，DP共使用了2對差動訊號做為2 lanes傳輸資料，並利用SBU1 / SBU2接腳成為1對差動訊號來傳輸AUX，另外DP HPD功能則透過CC來傳輸。USB3.1使用了2對差動訊號，而USB2.0也用了1對差動訊號來傳輸資料，因此Type-C的5對差動訊號也就使用完畢。

2. 使用USB Type-C傳輸4 lanes DP、

USB2.0及電源，但無法傳輸USB 3.1

圖9為此種模式下的傳輸架構，DP共使用了4對差動訊號做為4 lanes傳輸資料，並利用SBU1 / SBU2接腳成為1對差動訊號來傳輸AUX，另外DP HPD功能則透過CC來傳輸。USB2.0則使用了1對差動訊號來傳輸資料。由於Type-C的所有差動訊號對已經被使用完了，已經沒有多餘的通道供傳輸資料使用，故在4 lanes DP情況下，只能傳輸DP及USB2.0，而無法傳輸USB3.1。

#### 四、結語

傳統影像傳輸介面，VGA為類比介面，DVI、HDMI及DP皆為數位介面。

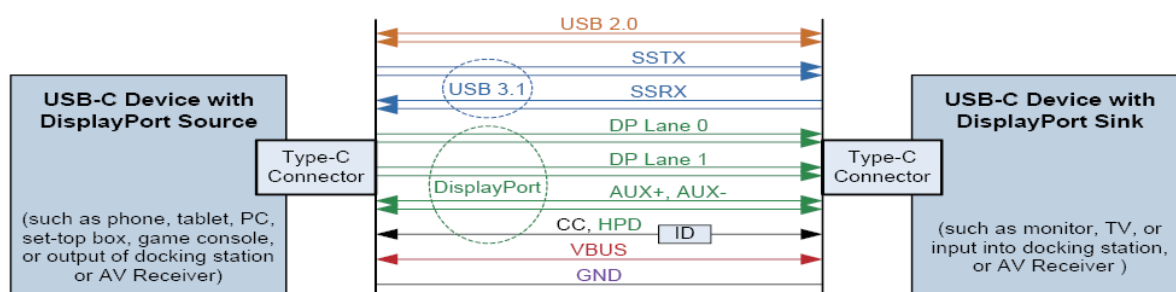


圖8 DP Alt Mode實現USB Type-C傳輸2 lanes DP、USB 3.1、USB 2.0及電源的架構圖[7]

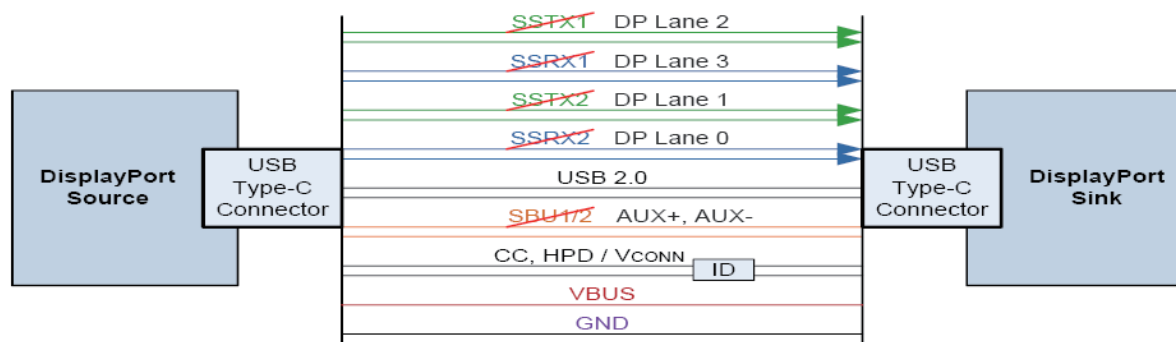


圖9 DP Alt Mode實現USB Type-C傳輸4 lanes DP、USB 2.0及電源，但無法傳輸USB 3.1的架構圖[7]

VGA及DVI只能傳輸影像，而HDMI及DP能傳輸聲音及影像，新一代DP最新版本為DP2.0。USB-IF在2019年9月發表的USB 4傳輸速率40 Gbps，並於2020年4月發布DP Alt Mode 2.0，並於2021年5月公佈最新USB Type-C 2.1在EPR擴展功率範圍下功率可達240 W。本來DP歸DP，USB Type-C歸USB Type-C，但是USB-IF發表USB4 DP Alt Mode 2.0協定後，將DP與USB4 Type-C連結了起來，使得USB4 Type-C包括聲音、影像、資料及電力傳輸等都能傳輸，這是相當令人驚艷的突破。或許過幾年之後，ICT產品例如NB、智慧手機、DVD、顯示器及數位電視等，只要與影像及聲音相關的傳輸設備，應該有機會使用USB4 Type-C做為傳輸影音的介面。本文淺談了新一代顯示介面Display Port (DP)、USB4 Type-C及DP Alt Mode運作原理，希望對讀者能有所幫助。

## 五、參考文獻

1. Transition-minimized differential signaling, 2021, Wikipedia, 2021/05/20 檢索，取自[https://en.wikipedia.org/wiki/Transition-minimized\\_differential\\_signaling](https://en.wikipedia.org/wiki/Transition-minimized_differential_signaling)
2. TMDS Clock Detection Solution in HDMI Sink Applications, 2017, Texas Instruments, 2021/05/20 檢索，取自<https://www.ti.com/lit/pdf/slla367>
3. Craig Wiley, 2011, DisplayPort Technical Overview, 2021/5/20 檢索，取自<https://www.vesa.org/wp-content/uploads/2011/01/ICCE-Presentation-on-VESA-DisplayPort.pdf>
4. DisplayPort, 2021, Wikipedia, 2021/05/20 檢索，取自<https://zh.wikipedia.org/wiki/DisplayPort>
5. USB Type-C, Wikipedia, 2021/05/20 檢索，取自[https://zh.wikipedia.org/wiki/USB\\_Type-C](https://zh.wikipedia.org/wiki/USB_Type-C)
6. VESA RELEASES UPDATED DISPLAYPORT™ ALT MODE SPEC TO BRING DISPLAYPORT 2.0 PERFORMANCE TO USB4™ AND NEW USB TYPE-C® DEVICES, 2020, Video Electronics Standards Association (VESA), 2021/05/20 檢索，取自<https://vesa.org/featured-articles/vesa-releases-updated-displayport-alt-mode-spec-to-bring-displayport-2-0-performance-to-usb4-and-new-usb-type-c-devices/>
7. Jim Choate, 2019, VESA – DisplayPort™ Alternate Mode on USB-C®, 2021/05/20 檢索，取自<https://www.usb.org/sites/default/files/D2T1-4%20-%20VESA%20DP%20Alt%20Mode%20>

- over%20USB%20Type-C.pdf
8. USB Promoter Group Announces USB Power Delivery Specification Revision 3.1 Specification defines delivering up to 240W of power over USB Type-C<sup>®</sup>, 2021, USB-IF, 2021/05/27檢索, 取自[https://www.usb.org/sites/default/files/2021-05/USB%20PG%20USB%20PD%203.1%20DevUpdate%20Announcement\\_FINAL.pdf](https://www.usb.org/sites/default/files/2021-05/USB%20PG%20USB%20PD%203.1%20DevUpdate%20Announcement_FINAL.pdf)